



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **61234131 A**(43) Date of publication of application: **18.10.86**

(51) Int. Cl.

H04B 3/23(21) Application number: **60074840**(22) Date of filing: **09.04.85**(71) Applicant: **NEC CORP**(72) Inventor: **KANEMASA AKIRA
SUGIYAMA AKIHIKO**(54) **ECHO REMOVING DEVICE**

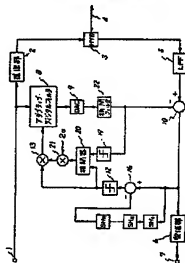
(57) Abstract:

PURPOSE: To provide an echo removing method which requires a smaller scale of hardware and shorter converging time, by avoiding that the provability of the receiving signal of an adaptive filter becoming zero and changing the step size adaptively.

CONSTITUTION: A binary-coded data sequence supplied to an input terminal 1 is fed to a transmitting section 2 and adaptive digital filter 8 and a produced false echo is inputted in a subtractor 10 through an interpolation filter 22 after it is converted into an analog signal by means of a DA converter 9. A difference signal which is the output of the subtractor 10 is delayed by T seconds until it becomes outputs of R pieces of cascade-connected sample holding circuits SH_1, SH_2, \dots, SH_R , namely, until it becomes the output of the sample holding circuit SHR and supplied to another subtractor 16 at every T/R seconds. The provability of the polarity of the current remaining echo being outputted accurately by means of a polarity detector 12 which inputs the output signal of the subtractor 16 becomes a positive value other than zero. The correlated value of the outputs of the polarity detector 12 and another polarity detector 19 is calculated by a

correlator 20 and used as a step size after 2α times of scaling is performed by means of a multiplier 21.

COPYRIGHT: (C)1986,JPO&Japio



⑫ 公開特許公報(A) 昭61-234131

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和61年(1986)10月18日

H 04 B 3/23

7323-5K

審査請求 未請求 発明の数 1 (全12頁)

⑮ 発明の名称 エコー除去装置

⑯ 特 願 昭60-74840

⑰ 出 願 昭60(1985)4月9日

⑱ 発 明 者 金 政 晃 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑱ 発 明 者 杉 山 昭 彦 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
 ⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称 エコー除去装置

2. 特許請求の範囲

2線/4線変換回路の4線側にて送信回路より受信回路へ漏れ込むエコーを除去する際に、送信データ及び誤差信号を受け適応的Kエコーレプリカを生成するためのアダプティブ・フィルタと、該エコーと受信信号が混在した混在信号と該エコーレプリカとの差を得るための減算器と、該減算器の出力を適正化し保持するための緩衝接続された複数個のサンプル・ホールド回路と、該減算器の出力と該緩衝接続されたサンプル・ホールド回路の出力との差又は和を得るための演算器と、該演算器の出力の極性を判定するための第1の極性検出器と、該エコーレプリカの極性を判定するための第2の極性検出器と、該第1の極性検出器の出力と該第2の極性検出器の出力との相関を得るための相関器と、該相関器の出力を定数倍するた

めの重み付け回路とを少なくとも具備し、該重み付け回路の出力に該第1の極性検出器の出力を極性として付与して得た該誤差信号を該アダプティブ・フィルタに増強するように構成したことを特徴とするエコー除去装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、2線双方向デジタル伝送を実現するためのエコー除去装置に関する。

(従来技術の問題点)

ペア線を用いて2線双方向デジタル伝送を実現するための公知の技術としてエコーキャンセラが知られている(アイイーイーイー・トランザクシヨンス・オン・アナログ・シグナル・プロセッシング(IEEE TRANSACTIONS ON ACOUSTICS, SPEECH, AND SIGNAL PROCESSING)27巻6号, 1979年, 768~781ページ)。エコーキャンセラは、エコーのインパルス応答の長さ分のタップ係数を持

つ適応型(アダプティブ)フィルタを用いて送出データ系列に対応した擬似エコー(エコーレプリカ)を生成することにより、2線/4線変換回路にて送信回路から受信回路に漏れ込むエコーを抑圧するように動作する。この時、適応フィルタの各タップ係数は、エコーと受信信号が混在した混在信号からエコーレプリカを差引いた差信号と送出データとの相関をとることにより逐次修正される。このような適応フィルタの係数修正即ち、エコーキャンセラの収束アルゴリズムについては前記参考文献に記載されており、その代表的なものとして、ストキャステック・イタレーション・アルゴリズム(stochastic iteration algorithm)とサイン・アルゴリズム(sign algorithm)とが知られている。

2線双方向デジタル伝送を実現するには、LSI化が必要であり、最近著しい技術進歩を上げているデジタル・デバイス技術を用いてできる方式が望ましい。この時、前述の適応型フィルタとしてデジタルフィルタを用いて構成しようとする、アナログ/デジタル(A/D)コンバ

ータ及びデジタル/アナログ(D/A)コンバータが必要となる。このうちD/Aコンバータの所要ビット数はシステム要求条件から定まり、例えば公衆通信網の加入者線への応用では、12ビット程度必要とされる。一方、A/Dコンバータの所要ビット数は、システム条件のみならず、前述のエコーキャンセラの収束アルゴリズムにも依存する。例えば、公衆通信網の加入者線に適用する場合、ストキャステック・イタレーション・アルゴリズムを採用すると8ビット程度必要であるのに対し、サイン・アルゴリズムでは1ビットですむという特徴がある。ところが、サイン・アルゴリズムでは、前述の差信号の極性により、適応フィルタのタップ係数の修正を行なうため、差信号中に含まれている残留エコーの極性と差信号の極性とが一致なくなると、適応動作が不可能になるという問題が生じる。例えば、伝送路符号としてバイフェーズ符号のような2値符号を使用した場合、受信信号の存在により、残留エコー(エコーとエコーレプリカとの差)レベルが受信

信号レベルと同等程度になると前述の問題が発生する。そこで、この問題を解決するための従来技術について次に述べる。

第5図は、サイン・アルゴリズムを採用した場合のエコーキャンセラの従来例を示したものである。ここで第5図の回路は、2線伝送路4を介して対向で接続されているものとする。加入者ケーブルを対象とすれば、一方は局側、他方は加入者側に設置される。ここでは説明を簡単にするために、ベースバンド伝送を仮定し、第5図を加入者側回路として説明する。

第5図において、入力端子1には2値データ系列が供給され送信部2及びアダプティブ・デジタルフィルタ8に入力される。送信部2にて、2値データ系列は伝送路符号に変換された後、ハイブリッド・トランス(HYB)3を介して2線伝送路4に送出される。一方、送信部2にて発生された送信信号の一部はエコー成分としてハイブリッド・トランス3の出力に現われローパス・フィルタ(LPF)5に供給される。また、第5図の

回路に対向した相手側(今の説明では局側となる)から送出された受信信号は、2線伝送路4及びハイブリッド・トランス3を介してローパス・フィルタ5に供給される。従って、ローパス・フィルタ5の出力は、受信信号とエコーが混在した混在信号となる。なおローパス・フィルタ5の役割は、所望の信号帯域以外の周波数成分を抑圧することである。ローパス・フィルタ5の出力は減算器10に供給される。ここで、アダプティブ・デジタルフィルタ8、D/Aコンバータ(DAC)9、減算器10、加算器11、極性判定回路12及び乗算器13から成る閉ループ回路は、ローパス・フィルタ5の出力である混在信号中のエコーを除去するように動作する。これは、アダプティブ・デジタルフィルタ8がエコーレプリカを生成することにより実現される。そこでアダプティブ・デジタルフィルタ8について詳細に説明する。

第6図は、第5図のアダプティブ・デジタルフィルタ8の詳細ブロックを示したものである。第6図における入力信号105及び106はそれ

それ第5図の入力端子1から供給された2値データ系列(+1または-1の値をとる)及び乗算器13の出力に対応している。また、第6図における出力信号107は第5図のアダプティブ・ディジタルフィルタ8の出力信号に対応している。2値データ系列105は、遅延素子 100_1 、乗算器 $101_0, 101_1, \dots, 101_{R-1}$ 及び係数発生器 A_0, A_1, \dots, A_{R-1} に供給される。T秒の遅延を与える遅延素子 $100_1, 100_2, \dots, 100_{R-1}$ は、この順に接続されており、各々フリップフロップで実現することができる。ここでN及びRは正整数であり、RはNの約数とする。また2値データ系列105のデータレートは $1/T$ ビット/秒である。遅延素子 100_i ($i=1, 2, \dots, N/R-1$)の出力はそれぞれ、乗算器 $101_j, 101_{j+1}, \dots, 101_{j+N-1}$ 及び係数発生器 $A_j, A_{j+1}, \dots, A_{j+N-1}$ に供給される。但し、 $j=i \times R$ である。乗算器 $101_k, 101_{k+N}, \dots, 101_{k+N-R}$ ($k=0, 1, \dots, R-1$)では、それぞれ係数発生器 $A_k, A_{k+N}, \dots, A_{k+N-R}$ の出力である各係数と入力データが掛けられた後、

各乗算結果は、すべて加算器 102_k に入力され加算される。R個の加算器 $102_0, 102_1, \dots, 102_{R-1}$ の出力はスイッチ103の入力接点となる。スイッチ103はT秒を周期とする多接点スイッチであり、R個の加算器 $102_0, 102_1, \dots, 102_{R-1}$ の出力をこの順にT/R秒毎に選択して出力し、出力信号107となる。出力信号107はエコーレプリカであり、T/R秒毎にエコーレプリカが発生される。Rは補間定数(インタポレーション・ファクタ)と呼ばれ、所要の信号帯域内でエコーを除去するために通常Rは2以上の整数となる。一方、スイッチ103と同期して動作するスイッチ104は、スイッチ103と入出力が逆転している。即ちスイッチ104は、入力信号106をT/R秒毎にR個の接点に順番に分配する機能をもつ。スイッチ104の各接点出力は、同期して動作するスイッチ105に対応した接点に輸入される信号経路に存在する係数発生器に供給されている。次に係数発生回路について詳細に説明する。

第7図は第6図の係数発生器 A_d ($d=0, 1, \dots, N-1$)の詳細ブロック図を示したものである。第7図の入力信号200は、第6図における2値データ系列105又は遅延素子 $100_1, 100_2, \dots, 100_{N/R-1}$ の出力信号に対応している。また、第7図の入力信号201は、第6図におけるスイッチ104の接点出力に対応している。さらに、第7図の出力信号203は、第6図における係数発生器 A_d の出力に対応している。第7図において入力信号200及び201は乗算器204に供給されその乗算結果は加算器205の一方の入力となる。加算器205の出力はT秒の遅延素子206を介して掃進されており、T秒毎に行なわれる係数の更新は、乗算器204に供給されている入力信号200及び201の相関値を1サンプル前の係数値に加えることにより実現される。出力信号203が係数である。

以上第6図及び第7図を参照して説明した第5図のアダプティブ・ディジタルフィルタ8により発生されたエコーレプリカは、D/Aコンバータ

9に供給され、ディジタル信号からアナログ信号に変換されて減算器10の一方の入力となる。減算器10では、ローパスフィルタ5の出力信号である混在信号($=$ [エコー] + [受信信号])からエコーレプリカを差引いた差信号($=$ [残留エコー] + [受信信号])。但し[残留エコー] = [エコー] - [エコーレプリカ] が得られ、受信部6、加算器11及び振幅制御回路14に供給される。受信部6では、クロックの抽出、受信信号の復調などが行なわれ、識別されたデータは出力端子7に現われる。振幅制御回路14は、ランダム信号発生器15にて発生されたランダム信号の最大振幅値を、減算器10の出力である差信号の振幅又は電力を参照して制御するという機能をもつ。振幅制御回路14にて制御された最大振幅をもつランダム信号は加算器11の一方の入力となる。減算器10の出力である差信号と、振幅制御回路14の出力である振幅制限を受けたランダム信号は加算器11にて加算された後、極性検出器12にてその極性のみ検出される。さらに、極

性検出器12の出力は乗算器13にて 2α (α は正数)倍された後、誤差信号としてアダプティブ・デジタルフィルタ8に供給される。第6図の入力信号106が誤差信号に対応している。ここで前述のアダプティブ・デジタルフィルタ8が適応動作を行なうためには極性検出器12にて、残留エコーの極性を正しく検出することが必要となる。ところが減算器10の出力である差信号の中には、受信信号が含まれているから、第5図において、減算器10の出力を直接極性検出器12に入力したと仮定すると、残留エコーレベルが受信信号レベルと同等程度になると、極性検出器12の出力では残留エコーの極性が正確に得られなくなってしまう。従って、アダプティブ・デジタルフィルタ8の適応能力が失われることになる。そこで、従来は、第5図に示したように加算器11振幅制御回路14及びランダム信号発生器15を付加して、減算器10の出力信号である差信号に受信信号レベルと同等程度のランダム信号を加えることによりアダプティブ・デジタルフィルタ

8の適応動作を保証するという方法が用いられていた。この方法は、受信信号と同等レベルのランダム信号を差信号に加えることにより、受信信号をキャンセルする確率を発生させる。この確率は極性検出器12にて、残留エコーの極性が正しく得られる確率となるからアダプティブ・デジタルフィルタ8の適応動作が保証されることになる。

ところが、第5図に示した従来の方法では、ランダム信号の発生が必要となると共に、所望のエコー抑圧度を得るためには、差信号に加えるべきランダム信号の最大値を受信信号レベルと同程度に保つという複雑な制御を必要としハードウェア規模が大きくなるという欠点があった。また、誤差信号の極性を用いてタップ係数の更新を行っているため、サイン・アルゴリズムを採用した従来方法では収束時間が長いという欠点があった。
(発明の目的)

そこで本発明の目的は制御が簡単でかつハードウェア規模の小さいエコー除去の方法を提供することにある。

また、本発明の別の目的は、収束時間の短いエコー除去の方法を提供することにある。

(発明の構成)

本発明は、2線/4線変換回路の4線側にて送信回路より受信回路へ漏れ込むエコーを除去する際に、送信データ及び誤差信号を受け適応的にエコーレプリカを生成するためのアダプティブ・フィルタと、該エコーと受信信号が混在した混在信号と該エコーレプリカとの差を得るための減算器と、該減算器の出力を帰還化し保持するための縦続接続された複数個のサンプル・ホールド回路と、該減算器の出力と該縦続接続されたサンプル・ホールド回路の出力との差又は和を得るための演算器と、該演算器の出力の極性を判定するための第1の極性検出器と、該エコーレプリカの極性を判定するための第2の極性検出器と、該第1の極性検出器の出力と該第2の極性検出器の出力との相関を得るための相関器と、該相関器の出力を定数倍するための重み付け回路とを少なくとも具備し、該重み付け回路の出力に該第1の極性検出器の出

力を極性として付与して得た誤差信号を該アダプティブ・フィルタに帰還するように構成したことを特徴とする。

(発明の原理)

本発明の第1のポイントはアダプティブ・フィルタの適応能力に妨害を与える受信信号に関し受信信号がキャンセルされる確率が零にならないようにした点である。2値符号系を含む伝送路符号の受信アイパターンの特性によれば、現在の値と、 $k \cdot T$ 秒 (k は正整数)前の値がほぼ同一の値又は逆極性で各々の絶対値がほぼ同一の値となる確率の最小値は零でないある正の値をとる。従って差信号 ($=$ [残留エコー] $+$ [受信信号]) について、現在の値と $k \cdot T$ 秒前の値の差又は和をとることにより、受信信号成分は零でないある正の値の確率でキャンセルされることになる。それ故、その差又は和の極性を検出すれば、残留エコー、符号が零でないある正の値の確率で検出できるから、アダプティブ・フィルタの適応動作が保証される。

本発明の第2のポイントはアダプティブ・フィルタのタップ係数の更新の際、ステップサイズを適応的に変化させるといふ点にある。本発明では残留エコーが大きい場合には類似エコーの極性と残留エコーの極性とが強い相関をもつのに対し、残留エコーが小さい場合には両者は相関をもたないという点に注目し、前記相関値に依存して、ステップ・サイズを適応的に変化させる。それ故、収束時間を従来に比べて大幅に短縮することが可能となる。

(実施例)

次に図面を参照して本発明について詳細に説明する。

第1図は、本発明の一実施例を示すブロック図である。同図において、第5図と同一の参照番号を付与された機能ブロックは第5図と同一の機能をもつものとする。第1図と第5図の相異点は、減算器16、サンプル・ホールド回路 $8H_1$, $8H_2$, ..., $8H_N$ の縦続接続から成る回路と、補間フィルタ22の有/無と、極性検出器19、相関器20

及び乗算器21から成る回路の3点であり、その他の構成は第5図と全く同一である。これらの相異点について説明する前に全体の構成について簡単に述べる。入力端子1に供給された2値データ系列は、送信部2及びアダプティブ・デジタルフィルタ8に供給される。送信部2にて2値データ系列は伝送路符号に変換された後、ハイブリッド・トランス3を介して2線伝送路4へ送出される。ここで、ハイブリッド・トランス3のインピーダンス不整合に起因して、送信部2の出力が受信回路へエコーとして漏れ込みローパス・フィルタ5に供給される。一方、受信信号も伝送路4及びハイブリッド・トランス3を介してローパス・フィルタ5に供給される。ローパス・フィルタ5にて不要な高周波成分を抑圧された混在信号(= (エコー) + (受信信号))は減算器10に供給される。そこで、アダプティブ・デジタルフィルタ8にて生成された類似エコー(エコーレプリカ)は、D/Aコンバータ9によりアナログ信号に変換された後、補間フィルタ22を介して減算

器10に入力される。従って、減算器10の出力である差信号(= (混在信号) - (エコーレプリカ)) = (エコー) + (受信信号) - (エコーレプリカ)の成分のうち、残留エコー(= (エコー) - (エコーレプリカ))が受信信号に比べて十分小さくなれば、受信信号は受信部6にて正確に復調され、出力端子7には受信された2値データ系列が現われる。なお、補間フィルタ22は、D/Aコンバータ9の出力に含まれている高周波成分を抑圧する機能を果すものである。ここで、アダプティブ・デジタルフィルタ8、D/Aコンバータ9、補間フィルタ22、減算器10、減算器16、極性検出器12及び乗算器13から成る閉ループ回路は、アダプティブ・デジタルフィルタ8の適応動作を実現するものである。アダプティブ・デジタルフィルタ8の構成については、第5図の従来例で説明したものと同様に、第6図及び第7図の構成と同一で良い。極性検出器12の出力は乗算器13にて、乗算器21の出力と掛けられ誤差信号としてアダプティブ・デジタルフィル

タ8に供給される。次に極性検出器12の出力と、減算器10の出力である差信号中の残留エコー成分の極性との関係について詳細に説明するが、その前に伝送路符号について述べる。

第2図は、2値符号の代表例を示したものであり同図(a)はバイフェーズ符号を、(b)はMSK (ミニマム・シフト・キーイング) 符号のパルス波形をそれぞれ示す。第2図(a)に示したように、バイフェーズ符号では「0」及び「1」のデータに対し極性の反転したパルス波形を割当てる。両者のパルスは共に、1ビット幅T秒の中心で極性が反転しており、1ビット内で正負がバランスしているという特徴をもっている。これに対し、第2図(b)に示したようにMSK符号では4種類のパルス波形を用意する。即ち「0」及び「1」のデータに対しそれぞれ極性の反転した⊕モードと⊙モードの2種類のパルス波形を用意する。これら2種類のモード遷移は第2図(b)の太い矢印で示されており、現時点のモードは1ビット前のモードにより決定される。このMSK符号はビットの境界に

て必ず極性が反転するという特徴をもっている。
なかM8K符号では“1”に対しては1ビット内で正負のバランスが取れているが、“0”に対しては正負がバランスしていない。しかしながら、第2図(b)のモード遷移を示す矢印の方向から明らかなように、連続するビット系列内で“0”が偶数個存在すれば正負のバランスは取れており、DC成分はほとんど無視できると言える。第2図に示した伝送路符号は、第1図の送信部2にて出力されることになる。

第3図は、第2図に示した伝送路符号を採用した時の受信アイパターン例を示す。第3図(a)及び(b)は第2図に対応してそれぞれバイフーズ符号及びM8K符号の受信アイパターンである。同図に示すように、受信アイパターンは、高域成分がカットされ丸みを帯びたものとなる。今、第3図(a)に注目する。T秒離れた4組のサンプル点の組合せをそれぞれ (t_0, t_1) , (t_1, t_2) , (t_2, t_3) 及び (t_3, t_4) と仮定する。この時、 $t = t_m$ ($m=0, 1, 2, 3$)のサンプル値から $t = t_m$ のサンプル

ンプル値からT秒前のサンプル値を差引いた値が零となる確率の最小値は $1/4$ となる。次に第3図(b)のM8K符号の受信アイパターンについて考えると、第2図(b)のモード遷移を参照して A_m は表2のように与えられる。

| 第iビット | 第(i+1)ビット | A_0 | A_1 | A_2 | A_3 |
|--------|-----------|-------|-------|-------|-------|
| モードデータ | モードデータ | | | | |
| ⊕ | 0 | ⊖ | 0 | 0 | 負 負 負 |
| ⊖ | 0 | ⊕ | 0 | 0 | 正 正 正 |
| ⊕ | 0 | ⊖ | 1 | 0 | 負 負 負 |
| ⊖ | 0 | ⊕ | 1 | 0 | 正 正 正 |
| ⊕ | 1 | ⊕ | 0 | 0 | 正 正 |
| ⊖ | 1 | ⊖ | 0 | 0 | 負 負 |
| ⊕ | 1 | ⊕ | 1 | 0 | 0 0 0 |
| ⊖ | 1 | ⊖ | 1 | 0 | 0 0 0 |

表2 M8K符号の場合の A_m の値

“0”と“1”の出現確率は等しく各々 $1/2$ であると仮定すると、 $A_0=0, A_1=0, A_2=0$ 及び $A_3=0$ となる確率は、表2よりそれぞれ $1/2, 1/4$ 及び $1/4$ となる。この例では第3図(b)に示すT秒離れた4組のサンプル点について考えた

値を差引いた値を A_m とすれば、 A_m は表1のように与えられることがわかる。

| 第(i-1)ビット | 第iビット | 第(i+1)ビット | A_0 | A_1 | A_2 | A_3 |
|-----------|-------|-----------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 負 | 負 | 負 | 0 |
| 0 | 1 | 0 | 正 | 正 | 正 | 0 |
| 0 | 1 | 1 | 正 | 正 | 0 | 0 |
| 1 | 0 | 0 | 負 | 負 | 0 | 0 |
| 1 | 0 | 1 | 負 | 負 | 負 | 0 |
| 1 | 1 | 0 | 正 | 正 | 正 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 0 |

表1 バイフーズ符号の場合の A_m の値

“0”と“1”の出現確率は等しく $1/2$ であると仮定すると、 $A_0=0, A_1=0, A_2=0$ 及び $A_3=0$ となる確率は表1よりそれぞれ $1/4, 1/4, 1/2$ 及び 1 となる。この例では第3図(a)に示すT秒離れた4組のサンプル点について考えたが、同図より明らかなように、どのような位相をとっても、正/負の逆転は別にして表1に示す以外のパターンはあり得ないことがわかる。従って、現在のサ

が、同図より明らかなように、どのような位相をとっても正/負の逆転は別にして、表1に示す以外のパターンはあり得ないことがわかる。従ってM8K符号の場合にも、現在のサンプル値からT秒前のサンプル値を差引いた値が零となる確率の最小値は $1/4$ となる。以上、バイフーズ符号及びM8K符号を例に挙げて述べたように、現在のサンプル値からT秒前のサンプル値を差引いた値が零となる確率の最小値は共に $1/4$ となることがわかる。これらの符号以外の伝送路符号についても同様に考えると、前記確率の最小値は等でない値をもつことは明らかである。さらに、今までは、現在のサンプル値からT秒(データレートは $1/T$ ビット/秒とする。)前のサンプル値を差引いた値を対象としてきたが、現在のサンプル値から $\delta \cdot T$ 秒(δ は正整数)前のサンプル値を差引いた値が零となる確率の最小値も同様に $1/4$ となることがわかる。次に、この確率がエコーキャンセルの適応動作の中でどのような意味を持つかについて、第1図を参照して説明する。

第1図に示す第1の発明の一実施例において、参照数字16は減算器、参照英字 SH_1, SH_2, \dots, SH_R はサンプル・ホールド回路、参照数字12は極性検出器である。ここで、アダプティブ・ディジタルフィルタ8が適応動作を行なうためには、極性検出器12にて、減算器10の出力である差信号(=[エコー]+[受信信号])-([エコーレプリカ])中に含まれる残留エコー(=[エコー]-[エコーレプリカ])成分の極性が正確に得られる確率が零でないという条件が必要であることは前に述べた。第1図において、サンプル・ホールド回路 SH_1, SH_2, \dots, SH_R 及び減算器16は、この条件を満足する目的で付加されたものであり、減算器16の出力には、現在のサンプル値からT秒前のサンプル値を差引いた差のサンプル値がT/R秒毎に現われるように動作する。Rは前述の補間定数を示す正の整数である。減算器10の出力である差信号を入力とする縦続接続されたR個のサンプル・ホールド回路 SH_1, SH_2, \dots, SH_R において、各サンプル・ホールドのサンプル位相

は等しく、各々T/R秒毎に入力信号を標本化した後その値を保持する。ここでは、標本化に要する時間は無視できると仮定している。 SH_1 に供給された減算器10の出力である差信号は、縦続接続されたR個のサンプル・ホールド回路 SH_1, SH_2, \dots, SH_R の出力、すなわち SH_R の出力となるまでにT秒遅延され、T/R秒毎に減算器16に供給される。すなわち、減算器16の1つの入力は、位相がT/R秒ずつ異なったT秒遅れの該差信号となる。以上の動作により、減算器16の出力には現在のサンプル値からT秒前のサンプル値を差引いた差のサンプル値がT/R秒毎に現われる。表1及び表2の説明で述べたように減算器10の出力である差信号の中の受信信号成分は、減算器16の出力では、確率1/4以上で受信信号が零になることは明らかである。一方、減算器16の出力に含まれている残留エコー成分について考えると、現在の残留エコーの値からT秒前の残留エコーの値を差引いた値が残留エコー成分として減算器16から出力される。現在の残留エコーの値とT秒前

の残留エコーの値とは無関係であるからT秒前の残留エコーの値は、ランダム雑音とみなすことができる。T秒前の残留エコーの値の振幅分布は正負対称であり、振幅 d が $|d| \leq \delta$ (但し $0 \leq \delta$)となる確率は、零でなくある正の値をとる。従って、減算器16の出力信号を入力とする極性検出器12にて、現在の残留エコーの極性が正確に出力される確率は零でないある正の値をとることがわかる。それ故、アダプティブ・ディジタルフィルタ8の適応動作が保証されることになる。なお、第1図において、サンプル・ホールド回路 SH_1, SH_2, \dots, SH_R の標本化に要する時間は無視できると仮定していたが、これが成立しない場合にはサンプル・ホールド回路の個数は $\{ \lceil RT/(T-R\delta) \rceil + 1 \}$ 個以上用意すれば良い。ここに、 δ はサンプル・ホールド回路が標本化に要する時間、 $\lceil x \rceil$ は x を越えない最大の整数をあらわす。各サンプル・ホールド回路のサンプル周期は常にT/Rで等しい。いま、隣り合ったサンプル・ホールド回路の位相は互いに $(T/R-\delta)$ だけずれている。こ

のとき、ひとつのサンプル・ホールド回路では標本化に要する時間 δ を差し引いた $(T/R-\delta)$ 秒だけサンプル値がホールドされる。例えば、 $R=4$ 、 $\delta=T/32$ のとき、サンプル・ホールド回路の個数は5個以上用意すればよく、5個のサンプル・ホールド回路を直列接続した場合、全体のホールド時間は $35T/32$ となる。これは5個のサンプル・ホールド回路の直列接続で実現できる最大のホールド時間である。全体のホールド時間をTにするには、隣り合ったサンプル・ホールド回路のサンプル位相を順にT/5だけずらせばよい。また、4つのサンプル・ホールド回路のサンプル位相を順に $7T/32$ ずらし、残りの1つを前段のサンプル・ホールドのサンプル位相に対して $4T/32$ ずらせても全体のホールド時間をTにすることができる。このように、隣り合ったサンプル・ホールド回路のサンプル位相を適当にずらすことによって、全体のホールド時間をTにすることができる。同様にして、T/Rより小さい、いかなる δ に対しても、十分な数のサンプル・ホールド回路

を直列に接続してサンプル位相を適当に選ば、任意のホールド時間を得ることができる。従って、一般に確率化に要する時間が無視できない場合でも T の整数倍の任意のホールド時間を得ることができる。

次に、第1図の相関器20の動作について説明する。極性検出器12の出力と極性検出器19の出力との相関値は相関器20にて計算され乗算器21により 2α (α は定数) 倍されて乗算器13へ供給される。ここで、極性検出器12の出力には、減算器10の出力である差信号 (= [残留エコー] + [受信信号]) について、現在の値から T 秒前の値を差引いた値の極性が現われる。一方極性検出器19の出力には、エコーレプリカの極性が現われる。そこで、残留エコーが大きい場合には残留エコーの極性と、エコーレプリカの極性が相関をもつに対し、残留エコーが小さい場合には両者は相関をもたないという点に注目すれば相関器20の出力は、残留エコーが大きい場合には大きな値と小さい場合には小さな値となる。従

って相関器20の出力を乗算器21にて 2α 倍のスケールングを施してステップ・サイズとして用い、このステップ・サイズに極性検出器12の出力の極性を付与してアダプティブ・ディジタルフィルタに搬送することにより、収束時間を大幅に短縮することが可能となる。

第4図は、本発明の他の実施例を示すブロック図である。同図において第1図と同一の参照番号を付与された機能ブロックは第1図と同一の機能をもつものとする。第4図と第1図の相異点は、第1図の減算器16が第4図では加算器18に置換えられていることであり、その他の部分は全く同一である。従って、第4図では、減算器10の出力である差信号に調し、現在の差信号の値と T 秒前の差信号の値との和が加算器18の出力に現われ、この和の値の極性を極性検出器12で検出することになる。そこで、伝送路符号の例を示した第2図及びその受信パイパターンの例を示した第3図を用いて、表2及び表3に対応する表を求めてみる。まず、第3図(a)に注目し、 T 秒離れた4

組のサンプル点の組合せをそれぞれ $(i_0, i_4), (i_1, i_5), (i_2, i_6)$ 及び (i_3, i_7) と仮定する。この時、 $i = i_m$ ($m = 0, 1, 2, 3$) のサンプル値と、 $i = i_m$ のサンプル値の和を B_m とすれば、 B_m は表3のように与えられることがわかる。同様に第3図(b)に対して、表4が得られる。

| 第(i-1)ビット | 第iビット | 第(i+1)ビット | B_0 | B_1 | B_2 | B_3 |
|-----------|-------|-----------|-------|-------|-------|-------|
| 0 | 0 | 0 | 0 | 正 | 正 | 0 |
| 0 | 0 | 1 | 負 | 負 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 負 | 負 | 負 | 0 |
| 1 | 0 | 0 | 正 | 正 | 正 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 正 | 正 | 0 | 0 |
| 1 | 1 | 1 | 0 | 負 | 負 | 0 |

表3 パイパターンの場合の B_m の値

| 第iビット | | 第(i+1)ビット | | B_0 | B_1 | B_2 | B_3 |
|-------|-----|-----------|-----|-------|-------|-------|-------|
| モード | データ | モード | データ | | | | |
| ⊕ | 0 | ⊖ | 0 | 0 | 0 | 0 | 0 |
| ⊖ | 0 | ⊕ | 0 | 0 | 0 | 0 | 0 |
| ⊕ | 0 | ⊕ | 1 | 0 | 0 | 正 | 正 |
| ⊖ | 0 | ⊕ | 1 | 0 | 0 | 負 | 負 |
| ⊕ | 1 | ⊖ | 0 | 0 | 正 | 正 | 正 |
| ⊖ | 1 | ⊖ | 0 | 0 | 負 | 負 | 負 |
| ⊕ | 1 | ⊕ | 1 | 0 | 正 | 正 | 0 |
| ⊖ | 1 | ⊖ | 1 | 0 | 負 | 負 | 0 |

表4 MSK符号の場合の B_m の値

"0" と "1" の出現確率は等しく各々 $1/2$ であると仮定すると、 $B_0 = 0, B_1 = 0, B_2 = 0$ 及び $B_3 = 0$ となる確率は、表3に示すパイパターンの場合にはそれぞれ $1/2, 1/4, 1/2$ 及び 1 となり、表4に示すMSK符号の場合には、それぞれ $1, 1/2, 1/4, 1/2$ となる。従って現在のサンプル値と T 秒前のサンプル値との和が等となる確率の最小値は $1/4$ であり、このことは、任意のサンプリング位相で成り立つ。また、表3及び表4にはそれぞれパイパターンの符号及びMSK符号の場合を示したが、これら以外の伝送路符

号について同様に考えれば現在のサンプル値とT秒前のサンプル値との和が零となる確率の最小値は零でない値をもつことは明らかである。さらに現在のサンプル値と $i \cdot T$ 秒(i は正整数)前のサンプル値との和が零となる確率の最小値も同様に零でない値をもつことは言うまでもない。

そこで本発明の他の実施例である第4図の説明に戻ると、減算器10の出力である差信号は受信部6に供給されると共に、経路接続されたR値のサンプル・ホールド回路5H₁, 5H₂, ..., 5H_Rの5H₁にも供給される。第1図の説明で述べたように5H₂の出力には、T/R秒毎に減算器10の出力をT秒遅延させたサンプル値が現われる。従って加算器18の出力には、現在の値とT秒前のサンプル値との和が現われることになる。表3及び表4より、減算器10の出力である差信号の中の受信信号成分は、加算器18の出力では確率1/4以上で受信信号が零になることは明らかである。一方、加算器18の出力に含まれている残留エコー成分について考えると、現在の残留エコーの値

とT秒前の残留エコーの和が残留エコー成分として加算器18から出力される。現在の残留エコーの値とT秒前の残留エコーの値とは無相関であるから、T秒前の残留エコーの値はランダム雑音とみなすことができる。T秒前の残留エコーの値の振幅分布は正負対称であり、振幅 d が $|d| \leq \delta$ (但し $0 < \delta$)となる確率は零ではなくある正の値をとる。従って加算器18の出力信号を入力とする極性検出器12にて、現在の残留エコーの極性が正確に出力される確率は零でないある正の値をとることがわかる。それ故、アダプティブ・ディジタルフィルタ8の適応動作が保証されることになる。なお第4図において、サンプル・ホールド回路5H₁, 5H₂, ..., 5H_Rの標本化に要する時間は無視できると仮定していたが、これが成立しない場合には、第1図を用いて説明した実施例と同様の対策を施せばよい。また、相関器20の動作については、第1図と同様であるが、極性検出器12に供給されている信号が第4図では減算器10の出力である差信号について現在の値とT秒前の

値との和となっている点が異っている。差信号の残留エコー成分について考えれば第1図と同様に相関器20の出力は残留エコーの大きさに応じて変化するから、収束時間を大幅に短縮することが可能となることは明らかである。

以上、本発明について詳細に説明したが、2線伝送路の線路損失を補償するための線路等化器は、第1図及び第4図において受信部6の中に含めて考えても良いし、ローパスフィルタ5と減算器10の間に挿入しても良い。またMSK符号を採用した場合“0”と“1”に対するパルス波形が異なることと、各々⊕モードと⊙モードを有するという2つの理由によりアダプティブ・ディジタルフィルタ8の構成は、パイフェーズ符号の場合と若干異なる。即ち、“0”及び“1”のパルス波形が異なることに对应させてタップ係数を2種類用意し個別に更新させる必要があること、また、送信部2よりモード信号を受けタップ係数を区別することが必要となる。また、補間フィルタ22はエコーレプリカが発生されるサンプリング点のみ

でエコーを除去するという目的の場合には不要である。

(発明の効果)

以上詳細に述べたように、本発明によれば、差信号(=残留エコー)+(受信信号)について、現在の値とT秒前の値との差又は和をとることにより受信信号成分は零でないある正の値の確率がキャンセルされる。従って、その差又は和の極性を検出することにより、アダプティブ・ディジタルフィルタの適応動作が保証される。また、第1及び第2の発明によれば、T秒の遅延を与える複数個のサンプル・ホールド回路から成るブロックと、減算器又は加算器を組合せることにより、上述の適応動作を保証できるから、制御が簡単でかつハードウェア規模の小さいエコー除去装置が提供できる。さらに、本発明によれば、残留エコーの大きさに応じてステップ・サイズを適応的に変化させることができるから大幅な収束時間の短縮が可能となる。

4. 図面の簡単な説明

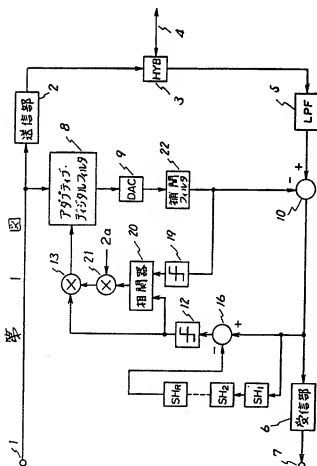
第1図は、本発明の一実施例を示すブロック図、第2図は、伝送路符号のパルス波形的例を示す図、第3図は、受信アイパターンの例を示す図、第4図は本発明の他の実施例を示すブロック図、第5図は従来例を示すブロック図、第6図はアダプティブ・デジタルフィルタの構成例を示す図、第7図は係数発生器の構成例を示す図である。

図において、

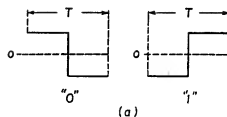
2は送信部、3はハイブリッド・トランス、4は2線伝送路、5はローパス・フィルタ、6は受信部、7は出力端子、8はアダプティブ・デジタルフィルタ、9はD/Aコンバータ、10及び16は減算器、11及び18は加算器、12及び19は乗算器、13及び21は乗算器、14は振幅制御回路、15はランダム信号発生器、 $100_1, 100_2, \dots, 100_{N-1}$ は遅延素子、 $101_0, 101_1, \dots, 101_{N-1}$ は乗算器、 $102_0, 102_1, \dots, 102_{N-1}$ は加算器、103及び104は多接点スイッチ、204は乗算器、205は加算器、206

は遅延素子、をそれぞれ示す。

代理人 弁理士 内原 晋



第 2 図

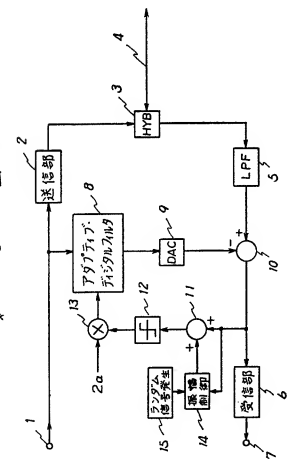


(a)

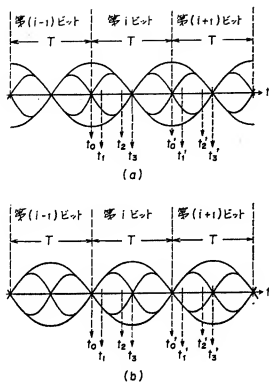
| デ-グ モ-ド | "0" | "1" |
|------------|-----|-----|
| ⊖ | | |
| ⊕ | | |

(b)

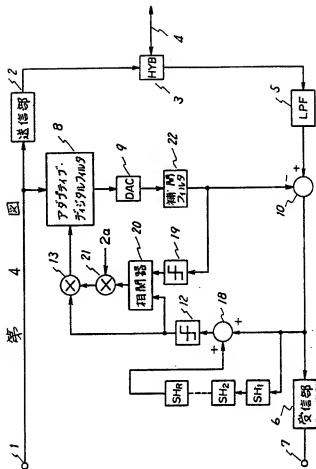
第 5 図



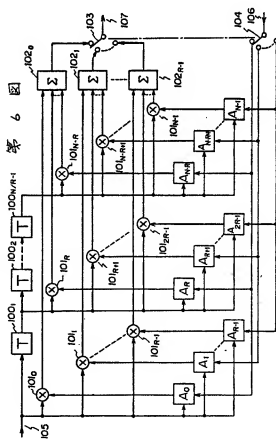
第 3 図



第 4 図



第 6 図



第 7 圖

